

PAT-NO: JP362145718A
DOCUMENT-IDENTIFIER: JP 62145718 A
TITLE: MANUFACTURE OF SINGLE CRYSTAL SEMICONDUCTOR LAYER
PUBN-DATE: June 29, 1987

INVENTOR-INFORMATION:

NAME

HAMAZAKI, TOSHIHIKO

INOUE, TOMOYASU

ASSIGNEE-INFORMATION:

NAME

AGENCY OF IND SCIENCE & TECHNOL

COUNTRY

N/A

APPL-NO: JP60285432

APPL-DATE: December 20, 1985

INT-CL (IPC): H01L021/20, H01L021/263

US-CL-CURRENT: 117/108, 117/905

ABSTRACT:

PURPOSE: To make annealed condition in each scanned region uniform and form a high quality single crystal layer on an insulator by a method wherein the intensity distribution of an energy beam along the direction perpendicular to its scanning direction is made to be asymmetrical with respect to the center line of scanning.

CONSTITUTION: The annealed region 12 on a wafer 11 is divided into a plurality of rows (scanned regions) 13 whose width is determined by the beam width of an electron beam 14. The electron beam 14 is made to scan along an X-direction and, after every scanning of one row, shifted to a Y-direction and made to scan the next row along the X-direction again. At that time, the intensity distribution of the beam 14 is made to be asymmetrical along the direction (Y-direction) perpendicular to the scanning direction (X-direction) of the electron beam 14. More in detail, when the (n)th row is scanned, the beam intensity of the part of the scanned region closer to the (n-1)th row is lower than the intensity of the part farther from the (n-1)th row. With the beam intensity distribution given in the Figure, unevenness of annealing caused by residual heat can be avoided.

COPYRIGHT: (C)1987, JPO&Japio

⑫ 公開特許公報(A)

昭62-145718

⑤ Int.Cl.⁴

識別記号

庁内整理番号

④ 公開 昭和62年(1987)6月29日

H 01 L 21/20
21/263

7739-5F

審査請求 有 発明の数 1 (全7頁)

⑭ 発明の名称 半導体単結晶層の製造方法

⑯ 特 願 昭60-285432

⑰ 出 願 昭60(1985)12月20日

⑱ 発明者 浜 崎 利 彦 川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
⑲ 発明者 井 上 知 泰 川崎市幸区小向東芝町1番地 株式会社東芝総合研究所内
⑳ 出 願 人 工 業 技 術 院 長

明 細 書

1. 発明の名称

半導体単結晶層の製造方法

2. 特許請求の範囲

(1) 絶縁体上に形成された多結晶若しくは非晶質の半導体薄膜を、エネルギービームの走査により順次溶解・固化して単結晶化する半導体単結晶層の製造方法において、前記エネルギービームの走査方向に対して直交する方向の強度分布を、走査の中心線に対して非対称にしたことを特徴とする半導体単結晶層の製造方法。

(2) 前記エネルギービームの強度分布を、走査の中心線に対して該走査前のビーム走査領域に近い方を遠い方よりも弱くしたことを特徴とする特許請求の範囲第1項記載の半導体単結晶層の製造方法。

(3) 前記エネルギービームの強度分布を非対称にする手段として、スポット状のカソードから放出される電子ビームを、偏向板を用いて正負非対称な高周波により高速偏向させることを特徴とする

特許請求の範囲第1項又は第2項記載の半導体単結晶層の製造方法。

(4) 前記エネルギービームの強度分布を非対称にする手段として、線状のカソードから放出される電子ビームを用い、且つ線状のカソードの太さを変化させ、放出される電子の量をカソード各部で変化させたことを特徴とする特許請求の範囲第1項又は第2項記載の半導体単結晶層の製造方法。

(5) 前記エネルギービームの強度分布を非対称にする手段として、線状のカソードから放出される電子ビームを用い、且つ線状のカソードとウェネルト電極との位置関係を変化させ、放出される電子の量をカソード各部で変化させたことを特徴とする特許請求の範囲第1項又は第2項記載の半導体単結晶層の製造方法。

(6) 前記エネルギービームの強度分布を非対称にする手段として、くさび型の開口部を持つアパーチャマスクを用い、前記走査の中心線に対するビームの形状を非対称にしたことを特徴とする特許請求の範囲第1項又は第2項記載の半導体単結晶

の製造方法。

3. 発明の詳細な説明

(発明の技術分野)

本発明は、絶縁体上に薄膜状の半導体単結晶を形成する半導体単結晶層の製造方法に関する。

(発明の技術的背景とその問題点)

近年、電子ビームやレーザービームによるアニールで、絶縁膜上にシリコン単結晶層を形成する、所謂SOI(絶縁膜上のシリコン)技術の開発が盛んに行われている。さらに、SOI膜を利用して素子を3次元的に形成する、所謂3次元ICの開発も進められている。

ところで、電子ビームを用いてSOI膜を形成するには、アニール面積を大きくするために、該ビームを走査する方法が採用されている。即ち、第10図に示す如く試料71上のアニール領域72を複数の行(走査領域)73に分割し、線状の電子ビーム74をX方向に走査すると共に、1行毎に走査位置をY方向にずらしてアニール領域72の全体をアニールするようにしている。なお、

- 3 -

向のビーム強度分布を非対称にしておくことで、各走査領域におけるアニール状態を均一化することにある。

即ち本発明は、絶縁体上に形成された多結晶若しくは非晶質の半導体薄膜を、エネルギービームの走査により順次溶解・固化して単結晶化する半導体単結晶層の製造方法において、前記エネルギービームの走査方向に対して直交する方向の強度分布を、走査の中心線に対して非対称にするようにした方法である。

(発明の効果)

本発明によれば、走査方向に対して直交する方向のビーム強度分布を非対称にしておくことで、該ビーム走査前のビーム走査による残留熱の影響を少なくすることができる。例えば、ビームの強度分布を、走査の中心線に対して該走査の前のビーム走査領域に近い方を遠い方より弱くしておくことにより、残留熱の影響の大きな部分でビーム強度を弱く、残留熱の影響が少ない部分でビーム強度を強くすることができ、これにより各走査領

- 5 -

走査領域73の幅は電子ビーム74のビーム幅で決定され、1行毎の電子ビーム74のY方向移動量はビーム幅と等しいものである。

しかしながら、この種の方法にあっては次のような問題があった。即ち、n行目を走査する際、n-1行目を走査したときの残留熱の影響で、n行目のアニール状態は走査方向と直交する方向に不均一となる。つまり、n行目のアニールにおける走査領域73のY方向の温度分布が不均一なものとなる。このため、良質の単結晶層を得ることは困難であった。

(発明の目的)

本発明は上記事情を考慮してなされたもので、その目的とするところは、線状ビームを走査してアニールする際に、各走査領域におけるアニール状態を均一にすることができ、絶縁体上に良質の単結晶層を形成することのできる半導体単結晶の製造方法を提供することにある。

(発明の概要)

本発明の骨子は、走査方向に対して直交する方

- 4 -

域におけるアニール状態を均一化することができる。このため、絶縁体上に良質の半導体単結晶を製造することができ、3次元IC等の製造に極めて有効である。

(発明の実施例)

まず、実施例を説明する前に、本発明の基本原理について第1図を参照して説明する。

第1図(a)に示す如く、ウェハ11上のアニール領域12は、線状の電子ビーム14のビーム幅で決まる幅の複数の行(走査領域)13に分割されている。電子ビーム14はX方向に走査されると共に、1行の走査毎にY方向に移動され次の行で再びX方向に走査される。ここで、ビーム14の走査方向(X方向)と直交する方向(Y方向)のビーム強度分布を第1図(b)に示す如く非対称にする。より詳しくは、n行目の走査に際し、n-1行目の走査領域に近い方を遠い方よりも弱くする。

上記のビーム強度分布により、残留熱の影響によるアニールの不均一化を防止することができる。

- 6 -

即ち、 n 行目の走査に関し、 $n-1$ 行目のビーム走査の影響で、走査領域 $13n$ では、 $n-1$ 行目の走査領域 $13n-1$ に近い方の温度が遠い方の温度より高くなる。この温度差を、第1図(b)に示す非対称のビーム強度分布により補正することにより、均一な温度分布を得ることができるのである。

以下、本発明の詳細を図示の実施例によって説明する。

第2図は本発明の一実施例方法に使用した電子ビームアニール装置を示す概略構成図である。図中21は電子銃であり、この電子銃21から放射された電子ビームは集束レンズ22及び対物レンズ23により集束されて試料24上に照射されると共に、走査コイル25により試料24上で走査される。走査コイル25は、実際にはビームをX方向(紙面左右方向)に偏向するX方向偏向コイルと、ビームをY方向(紙面表裏方向)に偏向するY方向偏向コイルとから構成されている。また、レンズ22の主面にはアパーチャマスク26が配

- 7 -

線状ビーム33が形成される。

ここで、任意波形発生器31の出力波形を正負非対称とすることにより、ビームのY方向の強度分布を変えることができる。例えば、第4図(a)~(b)に示す如く非対称の波形を用いることにより、Y方向の電子ビームの強度分布を、ビーム走査の中心線に対して非対称とすることができる。なお、第4図中に示す波形は、例えば1[MHz]の高周波の1周期を示している。また、第4図(a)~(c)に示す如きビーム強度分布が生じる理由は、Y方向に関してビームの存在確率分布が異なるからである。

次に、上記装置を用いたビームアニール方法について説明する。

試料としては、第5図に示す如く単結晶Siウエハ51上にSiO₂等の絶縁膜52及び多結晶Si膜53を堆積し、さらにその上にSiO₂等の保護膜54を堆積したものをを用いた。電子ビームの加速電圧を10[KV]、高速偏向の振幅を500[μm]として、ビーム強度分布が非対

- 9 -

置され、電子銃21とレンズ22との間にはビームをON-OFFするためのブランキング電極27が配置されている。

ここまでの構成は通常の電子ビームアニール装置と同様であり、この装置がこれと異なる点は、前記レンズ22と走査コイル25との間にビームを高速偏向するための偏向板28を設けたことにある。即ち、偏向板28はY方向に対向配置され、ビームをY方向に高速偏向するものとなっている。偏向板28には、偏向電圧発生回路29から高周波電圧(高周波波形)が印加される。なお、偏向板28の配置位置は、必ずしもレンズ22と走査コイル25との間に限るものではなく、対物レンズ23の下方であってもよい。

偏向電圧発生回路29は、第3図に示す如く任意波形発生器31及びこの波形発生器31の出力を増幅する増幅器32から構成され、この増幅器32の出力電圧が前記偏向板28に印加される。任意波形発生器31により高周波を発生させると、ビームはY方向に高速偏向され、これにより疑似

- 8 -

称の疑似線状電子ビームを用いた。このビームをピッチ500[μm]、速度10[cm/sec]で前記第1図(a)に示す如く走査することにより、1×1[cm²]の領域をアニールしたところ、第4図(a)~(c)のいずれの波形を用いた場合でも、各走査領域において、走査方向(X方向)に直交する方向(Y方向)に均一なアニール面を得ることができた。その結果、絶縁膜52上に良質のSi単結晶層を形成することができた。

このように本実施例方法によれば、電子ビームの走査方向に対して直交する方向の強度分布を、走査の中心線に対して該走査前のビーム走査領域に近い方を遠い方よりも弱くすることにより、各走査領域におけるアニール状態を均一化することができる。このため、絶縁膜上に良質の単結晶Si層を形成することができ、その有用性は絶大である。

第6図乃至第9図はそれぞれ他の実施例を説明するための図である。

第6図は電子銃を改良した例で、太さを400

- 10 -

〔 μm 〕から800〔 μm 〕まで徐々に変化させた5〔 mm 〕のカソード61を用いて、前記第4図(a)に示すような強度分布を持つ線状電子ビームを形成した。加速電圧10〔KV〕の該電子ビームをピッチ5〔 mm 〕、速度1〔 mm/sec 〕で走査することにより5×5〔 cm^2 〕の領域をアニールしたところ、走査方向に対して垂直な方向に均一に溶融・固化したアニール面を得ることができた。

第7図も電子銃を改良した例で、長さ5〔 mm 〕の線状のカソード62をウェネルト電極63に対して傾斜させて配置し、カソード62からの電子の放出量を変化させて前記第4図(a)に示すような強度分布を持つ線状電子ビームを形成した。加速電圧10〔KV〕の該電子ビームをピッチ5〔 mm 〕、速度1〔 mm/sec 〕で走査することにより、前記第6図に示すカソードを用いた場合と同様の効果が得られた。

第8図はビームの断面形状を変えた例で、くさび型の開口部を有するアパーチャマスク66を用

いて、長さ5〔 mm 〕の線状カソード65から放出される電子ビームを整形し、前記第4図(a)に示すような強度分布を持つ線状電子ビームを形成した。ここで、アパーチャマスク66は第9図に示す如く2枚の板体66a、66b及びこれらを連結するピン67から構成され、開口部のくさびの角度を増減することにより、ビーム強度分布を変化させることができるようになっている。そして、得られた線状電子ビームを用いて、加速電圧10〔KV〕の該電子ビームをピッチ5〔 mm 〕、速度1〔 mm/sec 〕で走査することにより、上記第6図及び第7図の例と同様の効果が得られた。

なお、本発明は上述した各実施例に限定されるものではない。例えば、前記ビーム強度分布のプロファイルは、残留熱の影響度合い等に応じて適宜定めればよい。また、実施例ではエネルギービームとして電子ビームを用いたが、レーザビームを用いることも可能である。さらに、アニールする半導体薄膜としては、多結晶Siに限るものではなく、非晶質Siを用いることも可能である。

- 11 -

- 12 -

その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

4. 図面の簡単な説明

第1図(a)(b)は本発明の基本原理を説明するための模式図、第2図は本発明の一実施例方法に使用した電子ビームアニール装置を示す概略構成図、第3図は上記装置の要部構成を示す模式図、第4図(a)～(c)は任意波形とビーム強度分布との関係を示す模式図、第5図は上記実施例方法に用いた試料構造を示す断面図、第6図乃至第9図はそれぞれ他の実施例を説明するための図、第10図は従来方法の問題点を説明するための模式図である。

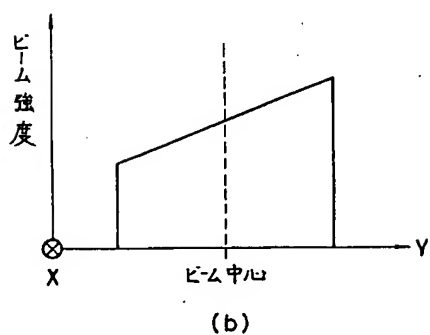
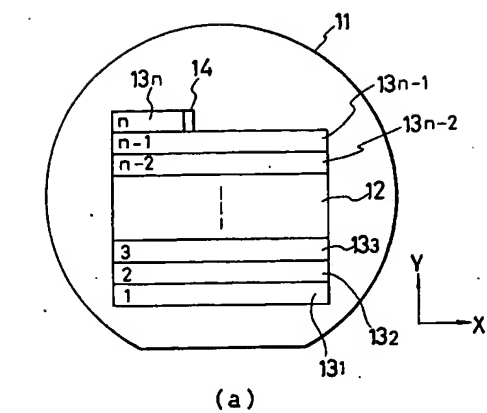
11、24…試料、12…アニール領域、13…走査領域、14、33…疑似線状電子ビーム、21…電子銃、22…集束レンズ、23…対物レンズ、25…走査コイル、28…偏向板、29…偏向電圧発生回路、51…単結晶Siウェハ、52…絶縁膜、53…多結晶Si膜（半導体薄膜）、54…保護膜、61、62…線状カソード、

66…アパーチャマスク。

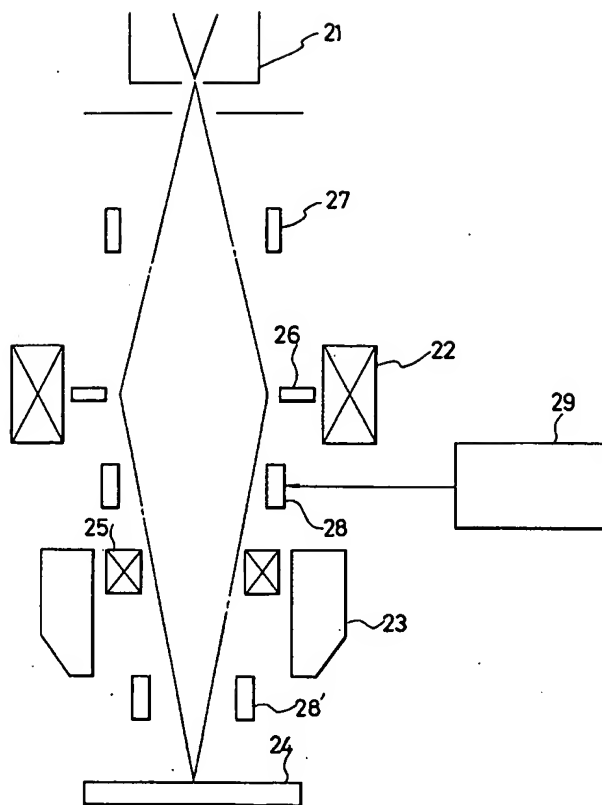
出願人 工業技術院長 等々力 達

- 13 -

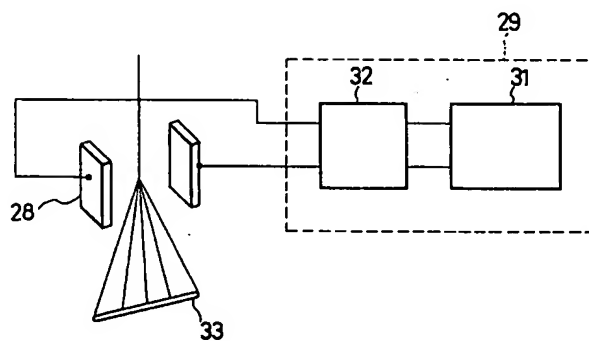
- 14 -



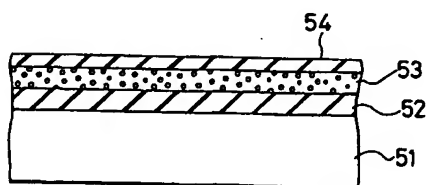
第 1 図



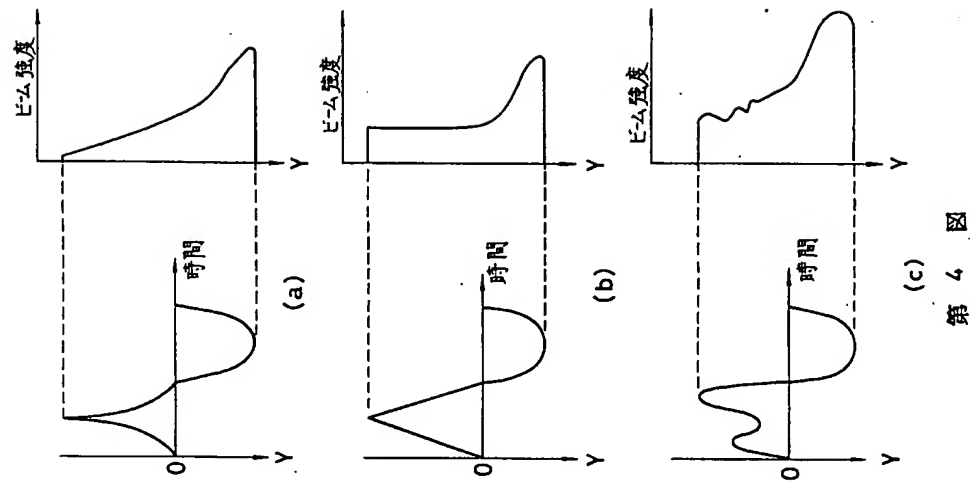
第 2 図



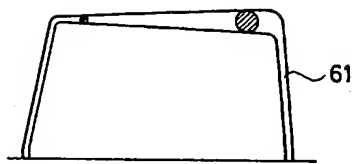
第 3 図



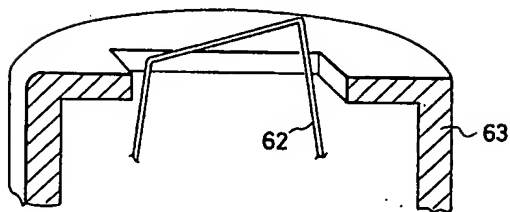
第 5 図



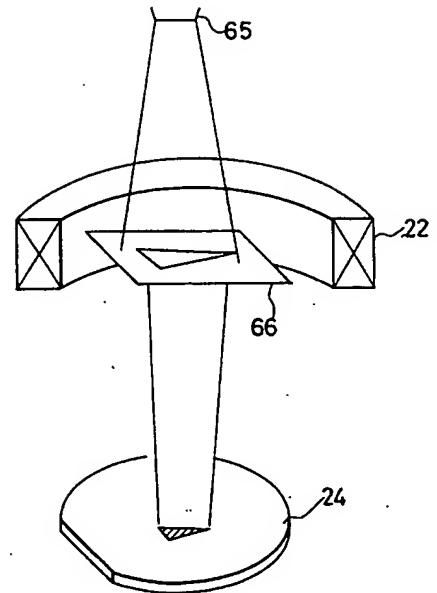
第 4 図



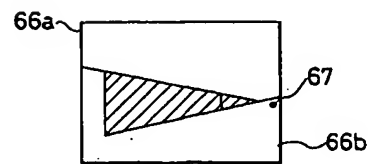
第 6 図



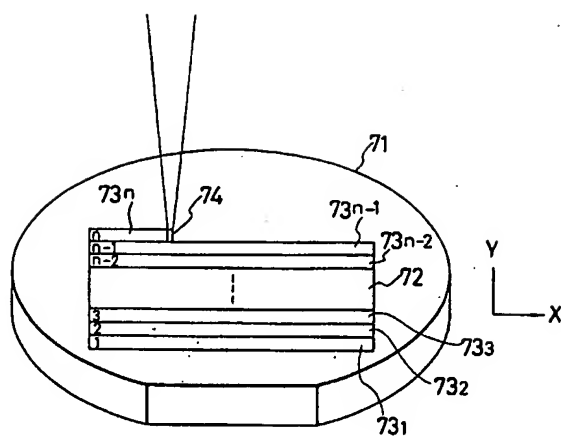
第 7 図



第 8 図



第 9 図



第 10 図